

最適構成理論に基づく高安全知能自動車用VLSIプロセッサチップファミリの開発

著者	亀山 充隆
URL	http://hdl.handle.net/10097/41517



最適構成理論に基づく高安全知能自動車用 VLSIプロセッサチップファミリの開発

研究課題番号 12555119

平成12年度～平成14年度科学研究費補助金(基盤研究(B)(2))

研究成果報告書

平成15年4月

研究代表者 亀山 充隆

東北大学大学院情報科学研究科

平成12年度～平成14年度科学研究費補助金 (基盤研究 (B) (2)) 研究成果報告書

1. 研究課題

最適構成理論に基づく高安全知能自動車用 VLSI プロセッサチップファミリの
開発

研究課題番号 12555119

2. 研究代表者

亀山 充隆 (東北大学大学院情報科学研究科 教授)

3. 研究分担者

張山 昌論 (東北大学大学院情報科学研究科 助教授)

4. 研究経費 (すべて直接経費)

平成12年度	1,900	千円
平成13年度	2,800	千円
平成14年度	2,500	千円
計	7,200	千円

はしがき

知能自動車の知能処理は将来のシステム LSI の応用として期待されている。知能自動車への応用が実現可能となれば、ありとあらゆるリアルワールド応用が可能になる。すなわち、知能自動車はリアルワールド応用に必要なほとんどの基本テクノロジーを含んでいる。一例として、走行中の危険を未然に検出し、警報を与えるためには、一連の高度な知能処理を行う必要がある。また、このようなシステムの実現には、システム LSI のハイレベル階層の開発技術要素を研究する上での好例となる。

本研究ではこのような観点から、主に以下の要素技術に関する研究を行った。

1. 高安全知能自動車用 VLSI プロセッサチップファミリの形成

高安全知能自動車のための世界最高性能 VLSI プロセッサチップファミリの開発を行った。これらは、ステレオビジョン VLSI プロセッサ、オプティカルフロー処理 VLSI プロセッサ、軌道計画 VLSI プロセッサ、確率推論に基づく軌道予測などであった。これらの VLSI コンピューティングの計算量減少を目的とした、VLSI 向きアルゴリズムレベルも考察した。

また、システム LSI の実用化を推進する 1 つの方策として、現在の FPGA の性能をはるかに超えるフィールドプログラマブル VLSI の開発も行った。

2. システムインテグレーションと知能アルゴリズム

リアルワールドの環境情報をセンシングし、将来起こるであろう環境の変化を予測することが必要である。これは、リアルワールドに働きかける機械的動作速度が環境の変化速度と比較してかなり遅いため、予測により機械的な先行動作をする必要があるためである。計測値にも予測値にも誤差が含まれるため、このことを十分考慮したシステムインテグレーションが重要であり、一定サンプル周期毎に同一処理を繰返すリアルワールド信号処理をモデルを構築し、サンプル周期の満たすべき要件を考察した。

3. VLSI プロセッサの構成理論

近年の VLSI においては、配線に起因する遅延や電力消費などの問題が深刻になっている。メモリと演算部との間の配線による性能ボトルネックを解決するため、記憶と演算を一体化させたロジックインメモリアーキテクチャに基づく VLSI プロセッサの構成法を提案し、その有用性を実証した。まず、リニアアレー

やバス構造などの簡単な相互結合回路網を有するロジックインメモリアーキテクチャモデルにおいて、ハードウェア量制約下での処理時間電力最小化問題の解法を考察した。モジュール間転送時間はアロケーションに依存するため、アロケーションとスケジューリングは互いに不可分の関係にある。可能解のクロックステップ数の下限はクリティカルパスから求められることに着目した分枝限定法に基づく探索法を提案している。また、前述の大規模問題に対する解法として遺伝的アルゴリズムを考察している。アロケーション情報は個体に与え、スケジューリングはデータ依存関係を満たしながら最も早いクロックステップへ割当てることにより、交叉による致死遺伝子の発生を抑制できることを示している。次に、ハードウェア量制約と処理時間制約の下での動的消費電力最小化問題への拡張も検討した。

これらも含めた一般化されたVLSIプロセッサのハイレベルシンセシス問題への拡張も行い、高安全知能自動車用VLSIプロセッサの具体例を通して、以下のような最適化問題に対し実用的な段階により近づけることができた。

- ・「チップ面積制約下での、チップ面積の最小化」
- ・「演算遅れ時間制約下での、チップ面積最小化」
- ・「チップ面積と処理時間制約下で消費エネルギーの最小化」

以上の考察から、システムLSIの基盤技術の形成に少なからず貢献できるものと考えられ、ここにその成果を報告する次第である。

研究発表

(1) 学会誌等

- ・ 張山 昌論, 李 昇桓, 亀山 充隆, “転送ボトルネックのないセンサ・メモリアーキテクチャに基づくモーションステレオ VLSI プロセッサの構成”, 電気学会論文誌, Vol. 120-E, No. 5, pp.237-243(2000).
- ・ Masanori Hariyama, Toshiki Takeuchi and Michitaka Kameyama, “Reliable Stereo Matching for Highly-Safe Intelligent Vehicles and Its VLSI Implementation”, Proceedings of the IEEE Intelligent Vehicles 2000, pp.128-133 (2000).
- ・ Masanori Hariyama, Hideki Kazama and Michitaka Kameyama, “VLSI Processor for Hierarchical Template Matching and Its Application to a Ball-Catching Robot System”, IEEE International Symposium on Intelligent Signal Processing and Communication Systems(ISPACS), pp.613-618(2000).
- ・ Masanori Hariyama, Toshiki Takeuchi and Michitaka Kameyama, “VLSI-Oriented Algorithm for Reliable Stereo Matching”, IEEE International Symposium on Intelligent Signal Processing and Communication Systems (ISPACS), pp.625-630 (2000).
- ・ Seunghwan Lee, Masanori Hariyama and Michitaka Kameyama, “an FPGA-Oriented Motion-Stereo Processor with a Simple Interconnection Network for Parallel Memory Access”, IEICE Trans. INF. & Syst., Vol.E83-D, No.12, pp.2122-2130 (2000).
- ・ 工藤隆男, 羽生貴弘, 亀山充隆, “ロジックインメモリアーキテクチャに基づく道路抽出 VLSI プロセッサの構成”, 計測自動制御学会論文集, 36, 11, pp.1009-1018 (2000).
- ・ Masanori Hariyama and Michitaka Kameyama, “Stereo Vision VLSI Processor Based on Pixel-Serial and Window-Parallel Architecture”, Journal of Robotics and Mechatronics, Vol.12, No.5, pp.521-526(2000).

- Masanori Hariyama and Michitaka Kameyama, “Path Planning Based on Distance Transformation and Its VLSI Implementation”, Journal of Robotics and Mechatronics, Vol.12, No.5, pp.527-533(2000).
- Hideki Kazama, Masanori Hariyama and Michitaka Kameyama, “Design of a VLSI Processor Based on an Immediate Output Generation Scheduling for Ball-Trajectory Prediction”, Journal of Robotics and Mechatronics, Vol.12, No.5, pp.534-540(2000).
- 亀山充隆, 張山昌論, “リアルワールド応用知能集積システムの展望”, 計測と制御, Vol.40, No.12, pp.841-847(2001).
- Masanori Hariyama, Seunghwan Lee and Michitaka Kameyama, “Highly-Parallel Stereo Vision VLSI Processor Based on an Optimal Parallel Memory Access Scheme”, IEICE Trans. Electron, Vol.E84-C, No.3, pp.382-389(2001).
- 張山昌論, 山口文武, 亀山充隆, “読み出し専用連想メモリを用いた高速軌道計画VLSIプロセッサの試作”, 計測自動制御学会論文集, 37, 3, pp.235-241(2001).
- Masanori Hariyama, Toshiki Takeuchi and Michitaka Kameyama, “VLSI Processor for Reliable Stereo Matching Based on Adaptive Window-Size Selection”, Proc. International Conference on Robotics and Automation, pp.1168-1173(2001).
- 張山昌論, 亀山充隆, “障害物の階層的表現に基づく高安全自動車用衝突チェックVLSIプロセッサの設計”, 電気学会論文誌, Vol.121-C, No.6, pp.1016-1025(2001).
- 張山昌論, 工藤隆男, 亀山充隆, “最適アロケーションに基づく道路抽出VLSIプロセッサとその高安全知能自動車への応用”, 電子情報通信学会論文誌, Vol.J84-D-I, No.6, pp.531-539(2001).

- Michitaka Kameyama and Masanori Hariyama, "Design Methodology for Human-Oriented Intelligent Integrated Systems", Interdisciplinary Information Sciences, Vol.7, No.2, pp.279 - 287(2001).
- Masanori Hariyama and Michitaka Kameyama, "Pixel-Serial and Window-Parallel VLSI Processor for Stereo Matching Using a Variable Window Size", Interdisciplinary Information Sciences, Vol.7, No.2, pp.289 - 297(2001).
- 亀山充隆," 未来情報社会を創る知能集積システム", pp.126 -154, 東北大学大学院電気・情報系および電気通信研究所編：個性の輝くコミュニケーションー21世紀への夢一, 東北大学出版会 (2001).
- 大澤尚学, 張山昌論, 亀山充隆," コントロール/データフローグラフの直接アロケーションに基づくフィールドプログラマブルVLSI プロセッサ", 電子情報通信学会論文誌, Vol. J85-C, No. 5, pp.384-392(2002).
- Naotaka Ohsawa, Masanori Hariyama and Michitaka Kameyama, "High-Performance Field Programmable VLSI Processor Based on a Direct Allocation of a Control/Data Flow Graph", IEEE Computer Society Annual Symposium on VLSI (ISVLSI 2002), pp.95-100(2002).
- Masanori Hariyama and Michitaka Kameyama, "Optical Flow Extraction Based on Reuse of Intermediate Results and VLSI Implementation", Proc. SICE2002, pp.2366-2369 (2002).
- Naotaka Ohsawa, Masanori Hariyama and Michitaka Kameyama," Architecture of a Field-Programmable VLSI Processor Using Memory-Based Cells", Proc. SICE2002, pp.2370-2373 (2002).
- Michitaka Kameyama and Masanori Hariyama," VLSI Computing and System Integration for Real-World Applications", 2002 International Symposium on New Paradigm VLSI Computing, pp.13-16(2002).

(2) 口頭発表

- ・ 張山 昌論, 亀山 充隆, “高性能軌道計画 VLSI プロセッサと高安全知能自動車への応用”, 信学技報, FTS2000-4, pp. 25-31 (2000).
- ・ 工藤隆男, 亀山充隆, “シフトレジスタ構造に基づくロジックインメモリ VLSI プロセッサとその応用”, 計測自動制御学会東北支部第 187 回研究集会, No. 187-15, pp. 1-8 (2000).
- ・ 工藤隆男, 亀山充隆, “転送ボトルネックフリー VLSI システムのハイレベルシンセシス”, 計測自動制御学会東北支部第 188 回研究集会, No. 188-6, pp. 1-9 (2000).
- ・ 張山昌論, 渡邊郷史, 李昇桓, 亀山充隆, “オプティカルフローを用いた人物抽出とその VLSI 化”, 計測自動制御学会東北支部第 188 回研究集会, No. 188-9, pp. 1-7 (2000).
- ・ 大澤尚学, 張山昌論, 亀山充隆, “FPGA を用いたマルチメディア移動通信用プロセッサ”, 計測自動制御学会東北支部第 189 回研究集会, No. 189-6, pp. 1-6 (2000).
- ・ 張山昌論, 森俊介, 亀山充隆, “知能集積システム用低消費電力リコンギギャラブル VLSI プロセッサ”, 計測自動制御学会東北支部第 191 回研究集会, No. 191-9, pp. 1-6 (2000).
- ・ 風間英樹, 佐々木明夫, 張山昌論, 亀山充隆, “ボール軌道予測アクセラレータを用いた捕球ロボットシステム”, 計測自動制御学会東北支部第 192 回研究集会, No. 192-5, pp. 1-10 (2000).
- ・ 南正樹, 羽生貴弘, 亀山充隆, “ロジックインメモリアーキテクチャに基づくモルフォロジー画像処理用多値 VLSI プロセッサ”, 多値技報, MVL01-11, pp. 87-93 (2001).
- ・ 渡邊郷史, 張山昌論, 亀山充隆, “ステレオ画像を用いた移動物体抽出とその応用”, 計測自動制御学会東北支部研究集会, 195-3 (2001).

- ・ 工藤隆男, 張山昌論, 亀山充隆, “遺伝的アルゴリズムを用いたロジックインメモリ構造 VLSI プロセッサのハイレベルシンセシス”, 計測自動制御学会東北支部研究集会, 195-9(2001).
- ・ 張山昌論, 竹内俊樹, 亀山充隆, “高性能ステレオビジョン VLSI プロセッサとその応用”, 信学技報, ICD2001-70, pp. 39-44(2001).
- ・ 大澤尚学, 張山昌論, 亀山充隆, “高性能フィールドプログラマブル VLSI プロセッサのアーキテクチャ”, 信学技報, ICD2001-55, pp. 23-30(2001).
- ・ 張山昌論, 亀山充隆, “周期的メモリアロケーションに基づく画像処理 VLSI プロセッサの構成”, 信学技報, ICD2001-116, pp. 9-14(2001).
- ・ 青山哲也, 張山昌論, 亀山充隆, “複数電源電圧を用いた低消費電力 VLSI プロセッサのハイレベルシンセシス”, 計測自動制御学会東北支部研究集会, 199-12(2001).
- ・ 張山昌論, 青山哲也, 亀山充隆, “低消費電力 VLSI プロセッサのハイレベルシンセシスと高速解法”, 信学技報, ICD2001-238, pp. 25-31 (2002).
- ・ 大澤尚学, 張山昌論, 亀山充隆, “ビットシリアル演算セルに基づくフィールドプログラマブル VLSI プロセッサの構成”, 信学技報, ICD2002-64, pp. 1-6(2002).
- ・ 青山, 張山, 亀山, “遺伝的アルゴリズムに基づく低消費電力 VLSI プロセッサのハイレベルシンセシス”, 信学技報, ICD2002-111, pp. 25-31(2002).
- ・ 張山昌論, 亀山充隆, “周期的メモリアロケーションの最適化に基づくステレオビジョン VLSI プロセッサ”, 電子情報通信学会春季全国大会, C-12-25(2000).
- ・ 風間英樹, 張山昌論, 亀山充隆, “ボール軌道予測 VLSI プロセッサの最適設計とその FPGA による実現”, 日本機械学会ロボティクス・メカトロニクス講演会, 1A1-50-066(2000).

- ・ 張山昌論, 澤田昌之, 亀山充隆, ” 距離変換に基づくロボットマニピュレータ障害物回避 VLSI プロセッサ”, 日本機械学会ロボティクス・メカトロニクス講演会, 1A1-50-067(2000).
- ・ 竹内俊樹, 張山昌論, 亀山充隆, ”高信頼ステレオマッチングとその VLSI 化”, 日本機械学会ロボティクス・メカトロニクス講演会, 1A1-50-068(2000).
- ・ 張山昌論, 工藤隆男, 亀山充隆, ” 道路抽出と衝突チェックの統合に基づく高安全知能自動車用 VLSI プロセッサ”, 計測自動制御学会学術講演会, 208A-3(2000).
- ・ 竹内俊樹, 張山昌論, 亀山充隆, ” ウィンドウサイズ可変高信頼ステレオマッチングとその VLSI 化”, 計測自動制御学会学術講演会, 208A-4(2000).
- ・ 張山昌論, 山口文武, 亀山充隆, ” 読出し専用形連想メモリを用いた衝突チェック VLSI プロセッサとその応用”, 計測自動制御学会学術講演会, 208A-5(2000).
- ・ 南正樹, 羽生貴弘, 亀山充隆, ” ロジックインメモリ構造モルフォロジー画像処理 VLSI プロセッサ”, 電気関係学会東北支部連合大会, 2H7, pp. 291(2000).
- ・ 渡邊郷史, 張山昌論, 亀山充隆, ” オプティカルフロー検出用ロジックインメモリ構造 VLSI プロセッサ”, 電気関係学会東北支部連合大会, 2H6, pp. 290(2000).
- ・ 佐々木明夫, 風間英樹, 張山昌論, 亀山充隆, ” 捕球ロボットシステム用ボール抽出アクセラレータの構成”, 電気関係学会東北支部連合大会, 2E2, pp. 179(2000).
- ・ 張山昌論, 竹内俊樹, 亀山充隆, ” 高信頼ステレオマッチングとその評価”, 第 18 回日本ロボット学会学術講演会, 1I11, pp. 307-308(2000).
- ・ 大澤尚学, 張山昌論, 亀山充隆, ” データフローグラフの直接マッピングに基づくフィールドプログラマブル VLSI の構成”, 電子情報通信学会総合全国大会, C-12-21(2001).

- ・ 竹内俊樹，張山昌論，亀山充隆，” 高性能ステレオビジョン VLSI プロセッサの試作”，日本機械学会ロボティクス・メカトロニクス講演会講演論文集，2P1-N3(2001).
- ・ 渡辺郷史，張山昌論，亀山充隆，” 高信頼オプティカルフロー抽出アルゴリズムとその VLSI 化”，計測自動制御学会学術講演会，310A-3(2001).
- ・ 竹内俊樹，張山昌論，亀山充隆，” 最適スケジューリングに基づくステレオビジョン VLSI プロセッサのアーキテクチャ”，計測自動制御学会学術講演会，310A-2(2001).
- ・ 南正樹，羽生貴弘，亀山充隆，” ロジックインメモリ構造モルフォロジー画像処理 VLSI プロセッサの構成”，計測自動制御学会学術講演会，310A-1(2001).
- ・ 青山哲也，張山昌論，亀山充隆，” 複数電源電圧を用いた低消費電力化のためのハイレベルシンセシス”，電気関係学会東北支部連合大会，1H2，p. 255(2001).
- ・ 佐々木明夫，張山昌論，亀山充隆，” 捕球ロボット制御システムの構成”，電気関係学会東北支部連合大会，2G1，p. 228(2001).
- ・ 張山昌論，竹内俊樹，亀山充隆，” 最適スケジューリングに基づくステレオビジョン VLSI プロセッサ”，日本ロボット学会学術講演会，1F24(2001).
- ・ 大澤尚学，張山昌論，亀山充隆，” リアルワールド応用フィールドプログラマブル VLSI プロセッサ”，日本ロボット学会各術講演会，1F25(2001).
- ・ 張山昌論，青山哲也，亀山充隆，” 面積・時間制約下での消費エネルギー最小化のためのハイレベルシンセシス”，電子情報通信学会秋季全国大会，C-12-7(2001).
- ・ 青山哲也，張山昌論，亀山充隆，” 低消費電力 VLSI プロセッサのハイレベルシンセシスとその解法”，電子情報通信学会総合大会，C-12-18，p. 100(2002).

- ・ 周隆之, 亀山充隆, “分散制御に基づくロジックインメモリ形超並列 VLSI プロセッサの構成”, 電気関係学会東北支部連合大会, 1D-14, p. 130 (2002).
- ・ 佐々木明夫, 張山昌論, 亀山充隆, “軌道予測に基づく捕球ロボットの動作実験”, 電気関係学会東北支部連合大会, 2A23, p. 37, (2002).
- ・ 高田雅士, 亀山充隆, “高安全知能自動車用確率推論 VLSI プロセッサの構成”, 電気関係学会東北支部連合大会, 1D-14, p. 126 (2002).
- ・ 柄澤匡彦, 張山昌論, 亀山充隆, “分枝限定法に基づく VLSI プロセッサのハイレベルシンセシス”, 電気関係学会東北支部連合大会, 1D-17, p. 129(2002).
- ・ 大澤尚学, 張山昌論, 亀山充隆, “データフローグラフの規則性に基づくフィールドプログラマブル VLSI プロセッサ用ハイレベルシンセシス”, 電子情報通信学会秋季ソサイエティ大会, C-12-5, p. 81(2002).
- ・ 三浦清志, 張山昌論, 亀山充隆, “再帰的計算に基づくステレオマッチングとその VLSI 化”, 電子情報通信学会秋季ソサイエティ大会, C-12-14(2002).
- ・ 大澤尚学, 張山昌論, 亀山充隆, “リアルワールド応用フィールドプログラマブル VLSI プロセッサの構成とその開発環境”, 第 45 回自動制御連合講演会, 2P2-B6, pp. 489-492(2002).
- ・ 高田雅士, 亀山充隆, “ベイジアンネットワークに基づく軌道予測とその VLSI 化”, 第 45 回自動制御連合講演会, 2P2-B3, pp. 481-482(2002).
- ・ 藤岡与周, 亀山充隆, 苜米地宣裕” ネットワークを介したロボット制御システム用再構成可能並列 VLSI プロセッサの構成”, 第 45 回自動制御連合講演会, 2P2-B4, pp. 483-484(2002).
- ・ 大澤尚学, 張山昌論, 亀山充隆, “メモリベーストセルを用いたフィールドプログラマブル VLSI プロセッサの設計と評価, 電子情報通信学会総合大会, C-12-5, p. 74(2003).
- ・ 周隆之, 亀山充隆, “制御遅延を解消する並列構造 VLSI プロセッサアーキテクチャ”, 電子情報通信学会総合大会, C-12-10, p. 79 (2003).

研 究 成 果

本報告書収録の学術雑誌等発表論文は本ファイルに登録しておりません。なお、このうち東北大学在籍の研究者の論文で、かつ、出版社等から著作権の許諾が得られた論文は、個別に **TOUR** に登録しております。